

[First Hit](#)[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

Generate Collection

Print

L7: Entry 266 of 359

File: JPAB

Feb 15, 1985

PUB-NO: JP360029836A

DOCUMENT-IDENTIFIER: JP 60029836 A

TITLE: AUTOMATIC SWITCHING DEVICE

PUBN-DATE: February 15, 1985

INVENTOR-INFORMATION:

NAME

COUNTRY

MATSUOKA, SHIGERU

ASSIGNEE-INFORMATION:

NAME

COUNTRY

HITACHI LTD

APPL-NO: JP58137818

APPL-DATE: July 29, 1983

US-CL-CURRENT: 700/11

INT-CL (IPC): G06F 3/12; G06F 3/02; G06K 15/12; B41J 5/30

ABSTRACT:

PURPOSE: To obtain a suitable device which switches automatically connections between plural information processors and one printer by selecting automatically a specific information processor according to the operation state of a timer circuit.

CONSTITUTION: The timer circuit is set longer than the data transmission interval of information processors, and a specific information processor is selected automatically according to the operation state of the timer circuit. For example, when a strobe signal STB1 is inputted from an information processor 17, a monostable multivibrator 23 is triggered through a NOT element 27, etc., and a monostable multivibrator 24 is inhibited from being triggered. Then, the Q output of the multivibrator 23 is inputted to the integrating circuit composed of a resistance 32, etc., through a two-input OR element 31, etc., and its output is sent out as a strobe signal STB. Then, a data signal DTAT1 is fetched to the side of the printer 9 with the strobe signal, and an acknowledge signal is sent out as ACK1 to the information processor 17.

COPYRIGHT: (C)1985, JPO&Japio

[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-29836

⑬ Int.Cl. ⁴	識別記号	庁内整理番号	⑭ 公開 昭和60年(1985)2月15日
G 06 F 3/12		7208-5B	
		7010-5B	
G 06 K 15/12		7208-5B	
// B 41 J 5/30		7810-2C	審査請求 未請求 発明の数 1 (全7頁)

⑮ 発明の名称 自動切替装置

⑯ 特 願 昭58-137818

⑰ 出 願 昭58(1983)7月29日

⑱ 発 明 者 松 岡 繁 日立市東多賀町1丁目1番1号 株式会社日立製作所多賀工場内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 福田 幸作 外1名

明 細 書

発明の名称 自動切替装置

特許請求の範囲

1. 入力装置から入力される信号を処理する複数台の情報処理装置のそれぞれの出力に各ケーブルを介して接続され、そのなかのいずれかの情報処理装置を選択し、当該情報処理装置の出力を印字装置に接続するようにした自動切替装置において、上記情報処理装置のデータ送出間隔よりも長く設定された計時回路を備え、前記データ送出タイミングによつてトリガされるように構成するとともに、その計時回路の動作状態により特定の情報処理装置を自動的に選択できるように構成したことを特徴とする自動切替装置。

2. 特許請求の範囲第1項記載のものにおいて、計時回路は、リトリガされる構成としたものである自動切替装置。

発明の詳細な説明

〔発明の利用分野〕

本発明は、自動切替装置に係り、特に複数の情

報処理装置と、1台の印字装置間に挿入し、その特定の情報処理装置と印字装置とを係合せしめるのに好適な自動切替装置に関するものである。

〔発明の背景〕

まず、第1図は、本発明に係る自動切替装置が適用される情報処理装置の例示としての、日本語ワードプロセッサの構成を示したものである。

図で、1は本体を示し、この本体1の中には、状態表示を行なうCRT表示部2と、記憶媒体であるフレキシブルメディア(図示せず)を駆動するフレキシブルディスク装置4とが格納されている。また、本体1の前部には入力装置3が配置され、オペレータによる文字情報等の入力を可能としているものである。

このような情報処理装置は、入力された情報を編集処理したのちに、結果を印字装置(プリンタ)に送出するものである。

ここで、その一連の作業をみると、情報処理装置側で編集処理する時間は、印字装置によつて印字する時間よりも長い。

このことは、情報処理装置と、印字装置とを、一対で構成することのうゑで問題が生ずる点である。いいかえれば、時間が長くなる情報処理装置は数を増やし、一方、必要な時だけ使用する印字装置は、できるだけ少ない方が、全体の価格効率面で有利となる。

しかして、このような考えに基づくものを実現するときの問題点は、印字装置と情報処理装置との接続を、どのような手段で具体化するかにある。

ここで、その実現手段の具体例を第2図、第3図により説明する。

すなわち、その構成としては、情報処理装置5, 6, 7と、印字装置9との間に切替装置8を挿入し、各々ケーブル10~13によつて接続したものである。

そして、切替装置8は、情報処理装置5, 6, 7を選択するために、トグルスイッチ14, 15, 16を備えており、これらの各トグルスイッチを必要に応じてON/OFFしなければならないものである。

され、そのなかのいずれかの情報処理装置を選択し、当該情報処理装置の出力を印字装置に接続するようにした自動切替装置において、上記情報処理装置のデータ送出間隔よりも長く設定された計時回路を有し、前記データ送出タイミングによつてトリガされるように構成するとともに、その計時回路の動作状態により特定の情報処理装置を自動的に選択できるように構成したものである。

なお付記すると、次のとおりである。

本発明は、情報処理装置の出力が、定型化した信号の繰返しであることに着目し、該信号の繰返し時間より長く時間を設定した計時回路を具備し、この計時回路を、前記信号によつてトリガし続けるように形成し、前記計時回路を、はじめにトリガした情報処理装置を選択するようにしたものである。特に、この計時回路は、リトリガ可能な構成であり、もし、その計時回路の時間が経過した場合は、前記信号が無くなったこと、すなわち、選択した情報処理装置の出力が完了したことを意味する点に基いたものである。

このような例示のものは、その構成としては複雑ではないが、次のような不具合点を有するものである。

- (1) 印字のたびに、前記トグルスイッチを設定する必要があり、操作性が劣る。
- (2) 設定忘れをした場合、印字ができず、時間のロスが発生する。
- (3) 頻繁に前記トグルスイッチを切替えるためスイッチ自体の信頼性が劣るようになる。
- (4) 必ずトグルスイッチを確認する作業が発生する。

〔発明の目的〕

本発明は、複数の情報処理装置と、1台の印字装置間に挿入して、特定の情報処理装置と印字装置との接続を、自動で切替えるのに好適な自動切替装置の提供を、その目的とするものである。

〔発明の概要〕

本発明に係る自動切替装置の構成は、入力装置から入力される信号を処理する複数台の情報処理装置のそれぞれの出力に各ケーブルを介して接続

〔発明の実施例〕

本発明に係る自動切替装置の各実施例を、各図を参照して説明する。

まず、第4図は、本発明の一実施例に係る自動切替装置を情報処理装置と印字装置との間に挿入したものの構成を示すブロック図、第5図は、その情報処理装置と印字装置間の信号授受説明図、第6図は、その一実施例に係る自動切替装置の回路図である。

すなわち、第4図に示すごとく、本発明の一実施例に係る自動切替装置19は、情報処理装置17, 18、自動切替装置19、印字装置9の各々の装置間をケーブル20, 21, 22で接続するようにして使用される。

そして、前記の情報処理装置17, 18と、印字装置9の間の信号送受について示したのが第5図である。

すなわち、上記の各情報処理装置は、データ信号DATAを8ビット送出後、ストロブ信号STBを送出する。

このストローブ信号STBにより、印字装置9は、データ信号DATAをとりこみ、逆に応答信号ACKを情報処理装置側に戻すものである。

なお、第5図で、確定というのは、確定したデータ信号DATAのことである。

以下、このサイクルを繰返すことによつて、当該情報処理装置の出力を、印字装置9側に送出し、印字させるようにしたものである。

しかして、上記の自動切替装置19は、情報処理装置17、18のデータ送出間隔よりも長く設定された計時回路を備え、前記データ送出タイミングによつてトリガされるように構成するとともに、その計時回路の動作状態により、上記いずれかの情報処理装置を自動的に選択できるように構成したものである。

次に、その自動切替装置19の具体的な回路について、第6図を用いて説明する。

すなわち、単安定マルチバイブレータ23、24、2入力AND素子25、26、29、30、35、36、NOT素子27、28、37、38、

共にトリガされていない状態とする。

この状態で、単安定マルチバイブレータ23の出力 \bar{Q} は、2入力AND素子26の一方の入力端子へ、単安定マルチバイブレータ24の出力 \bar{Q} は、2入力AND素子25の一方の入力端子へ入力され、各々ハイレベルである。

さらに、単安定マルチバイブレータ24の出力Qは、ロウレベルであり、セクタ回路34のS入力をロウレベルとすることにより、データ信号DATA1を選定し、2入力AND素子36の一方の入力端子をロウレベルとし、情報処理装置18への応答信号ACK2のゲートを閉じ、逆に、NOT素子37の入力をロウレベルとすることにより、2入力AND素子35の一方の入力端子をハイレベルとし、情報処理装置17への応答信号ACK1のゲートを開いている。

すなわち、単安定マルチバイブレータ23、24が共にトリガされていないときは、データ信号DATA1、応答信号ACK1、情報処理装置17が選択されている。

2入力OR素子31、抵抗32、コンデンサ33、およびセクタ回路34を備えるようにしたものである。

しかして、上記の単安定マルチバイブレータ23、24は計時回路に係るものであり、後述するストローブ信号STB1、STB2の送出タイミングによつてトリガするようにしたものである。

本実施例に係る回路は、信号の切替を目的とするものであり、さきの情報処理装置17に関する信号は、データ信号DATA1、ストローブ信号STB1、応答信号ACK1で、情報処理装置18に関する信号は、データ信号DATA2、ストローブ信号STB2、応答信号ACK2であり、印字装置9に関する信号は、データ信号DATA、ストローブ信号STB、応答信号ACKである。

ここで、単安定マルチバイブレータ23、24の設定時間は、ストローブ信号STB1あるいはSTB2の繰返し入力間隔の2倍としたものである。

いま、単安定マルチバイブレータ23、24が

いま、情報処理装置17側からストローブ信号STB1が入力されると、NOT素子27、2入力AND素子25を介し、単安定マルチバイブレータ23をトリガする。この単安定マルチバイブレータ23の \bar{Q} 出力は、ロウレベルとなり、2入力AND素子26の一方の入力端子をロウレベルとし、単安定マルチバイブレータ24がトリガされることを禁止する。

さらに、単安定マルチバイブレータ23のQ出力と、NOT素子27のANDを2入力AND素子29でとり、2入力OR素子31を介し、抵抗32、コンデンサ33で構成される積分回路を経て、NOT素子38を介し、ストローブ信号STBとなる。

この信号によつて、データ信号DATAとなつたデータ信号DATA1は、印字装置9側にとりこまれ、その結果、応答信号ACKが、2入力AND素子35を介し、応答信号ACK1として、情報処理装置17へ入力される。次のストローブ信号STB1が情報処理装置17から出力されると、

単安定マルチバイブレータ23は、リトリガされ、はじめから計時しなおすものである。

以上のサイクルを繰返し、情報処理装置17の出力が、印字装置9へ送出される。

データの送出完了は、単安定マルチバイブレータ23が、リトリガされず、設定時間計時後、初期状態に戻ることで確認される。

しかして、情報処理装置18側からストロブ信号STB2が入力された場合、NOT素子28、2入力AND素子26を介し、単安定マルチバイブレータ24をトリガする。

この単安定マルチバイブレータ24の \bar{Q} 出力は、ロウレベルとなり、2入力AND素子25の一方の入力端子をロウレベルとし、単安定マルチバイブレータ23がトリガされることを禁止する。

さらに、2入力AND素子30、2入力OR素子31、抵抗32、コンデンサ33を経て、NOT素子38を介し、ストロブ信号STBとなる。

また、単安定マルチバイブレータ24がトリガされることによつて、Q出力はハイレベルとなり、

セレクト回路34のS入力をハイレベルとし、データ信号DATAとして、データ信号DATA2を選定する。

さらに、2入力AND素子36のゲートを開き、応答信号ACKを、応答信号ACK2として、情報処理装置18へ入力可能とする。当然、2入力AND素子35のゲートは閉じられる。

次のストロブ信号STB2が情報処理装置18から出力されると、単安定マルチバイブレータ24は、リトリガされ、はじめから計時しなおすものである。

以上のサイクルを繰返し、情報処理装置18の出力が印字装置9へ送出される。

しかして、上記実施例における単安定マルチバイブレータ23、24は、リトリガされる構成に係るものであるが、そのトリガされる時間に余裕があるときは、そのような構成としないことができるものである。

以上に述べたところにより、本実施例によれば、信号の切替を自動的に適確に実施でき、操作性、

信頼性が共に大巾に向上することができるものである。

次に、第7図は、他の実施例に係る自動切替装置の回路図であり、第6図と同一符号は同等のものを示すものであつて、さきの実施例と同様に、第4図に示した態様で使用に供されるものである。

しかして、本実施例が、さきの第6図に示す実施例と異なるところは、発振回路40、その出力によつてカウントするカウンタ回路41、このカウンタ回路41の出力によつて、ストロブ信号STB1、STB2をセレクトするセレクト回路42を備えている点であり、43は、計時回路に係る単安定マルチバイブレータである。

いま、ストロブ信号STB1が入力された場合を考える。

前記カウンタ回路41出力によつて、セレクト回路42を介し、ストロブ信号STB1が、単安定マルチバイブレータ43をトリガする。

その結果、その \bar{Q} 出力はロウレベルとなり、カウンタ回路41のカウントを止める。

すなわち、セレクト回路34のS入力はロウレベルとなり、これで2入力AND素子35のゲートは開かれ、情報処理装置17が、選択される。

しかして、単安定マルチバイブレータ43の設定時間は、ストロブ信号STB1の繰返し入力間隔の2倍が設定してあるため、ストロブ信号STB1がなくなるまで、すなわち、出力が完了するまで、リトリガされ続ける。

ストロブ信号STB2が入力される場合も同様である。

一般に、ストロブ信号は、5~10 μ secの幅であるため、前記発振回路40は、1MHz程度の発振とするものである。

上記に述べた本実施例によれば、信号の切替を自動的に適確に実施でき、操作性、信頼性が共に大巾に向上することができるものである。

さらに、第8図は、別の実施例に係る自動切替装置の回路図、第9図は、その回路における信号選択説明図であり、第6、7図と同一符号は同等のものを示すものであつて、さきの各実施例と同

様に、第4図に示した接続態様で使用に供されるものである。

しかし、本実施例に係るものが、第6、7図に示す実施例と異なるところは、さきの各実施例が情報処理装置として2装置である場合にたいして、情報処理装置が3装置である場合を考慮した構成となつてゐる点である。

すなわち、その回路構成と、その回路の動作としては、発振回路45、カウンタ回路46、このカウンタ回路46の出力によりセレクト回路47へ入力されるストロブ信号をセレクトするようにしたものであり、さらに、前記カウンタ回路46の出力によつて、セレクト回路49、50をセレクトし、データ信号DATAと、同DATA1、同DATA2、同DATA3とを対応づけ、かつ、デコーダ回路48の出力によつて、2入力AND素子51、52、53のゲート開、閉を行い、応答信号ACKと、同ACK1、ACK2、ACK3を対応づけるようにしたものである。

しかし、この信号対応と、カウンタ回路46

の出力、デコーダ48の出力を表わしたのが第9図である。

なお、この第9図で、×印は、情報処理装置と印字装置との接続がない場合を示すものである。

本実施例によれば、信号の切替を自動的に適確に実施でき、操作性、信用性を共に、大巾に向上しうるものである。

しかし、以上の実施例に係るものは、2台あるいは3台の情報処理装置に係るものであるが、これ以上の情報処理装置の場合は、第8図に示した構成と同態様で構成することができるものである。

〔発明の効果〕

本発明によれば、複数の情報処理装置のなかの特定装置と印字装置とを接続するのに、自動で、適確に実施できるようにした、操作性、信頼性が、共に大巾に向上でき、製品への貢献度が大である自動切替装置を提供することができるものであつて、実用的にすぐれた発明といふことができる。

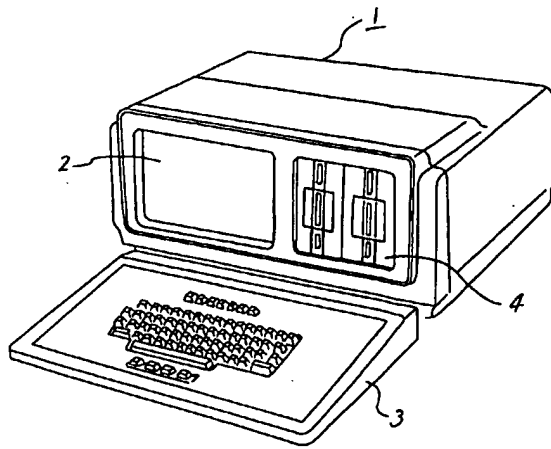
図面の簡単な説明

第1図は、情報処理装置の例示に係る日本語ワードプロセッサの構成を示す斜視図、第2図は、切替装置を挿入した場合の構成を示すブロック図、第3図は、その切替装置の外観斜視図、第4図は、本発明の一実施例に係る自動切替装置を情報処理装置と印字装置との間に挿入したものの構成を示すブロック図、第5図は、その情報処理装置と印字装置間の信号授受説明図、第6図は、その一実施例に係る自動切替装置の回路図、第7図は、他の実施例に係る自動切替装置の回路図、第8図は、さらに別の実施例に係る自動切替装置の回路図、第9図は、第8図に示す実施例に係る回路における信号選択説明図である。

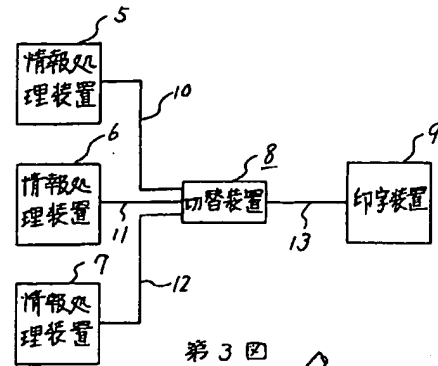
9…印字装置、17、18…情報処理装置、23、24、43…単安定マルチバイブレータ、25、26、35、36、51、52、53…2入力AND素子、34、42、47、49、50…セレクト回路、40、45…発振回路、41、46…カウンタ回路、48…デコーダ回路。

代理人 弁理士 福田幸作

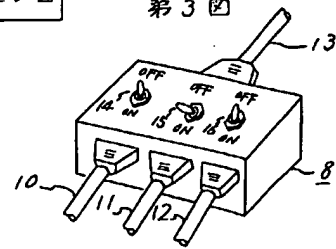
第1図



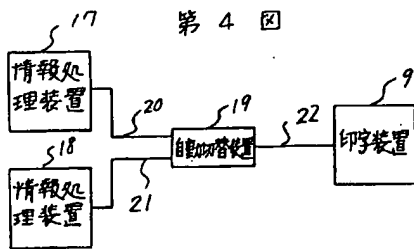
第2図



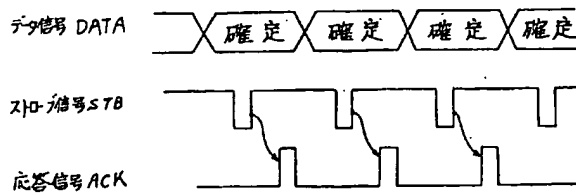
第3図



第4図



第5図



第6図

